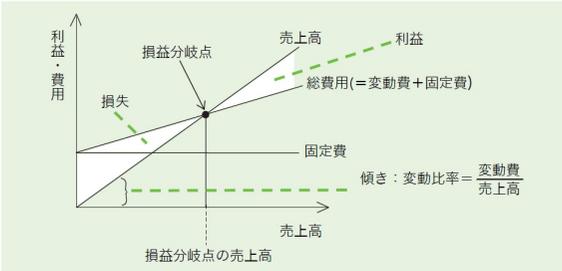
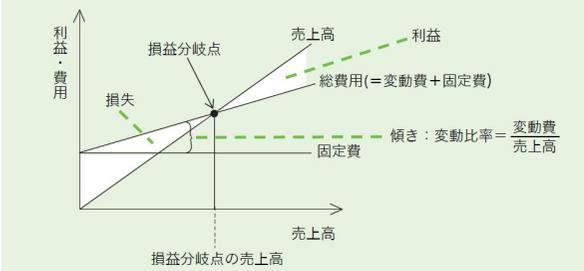


正 誤 表

下記の部分に誤りがありましたので訂正させていただきます。
ご迷惑をおかけし大変申し訳ございません。

ITパスポート試験対策書(第6版) 第1刷(電子書籍版含む)

No.	訂正箇所	誤	正
1	P.32 上から5行目	国税調査やアンケート調査	国勢 調査やアンケート調査
2	P.36 図表 1-18 傾き：変動比率＝ 変動費／売上高 の位置	 <p style="text-align: center;">図表 1-18 損益分岐点売上高</p>	 <p style="text-align: center;">図表 1-18 損益分岐点売上高</p>
3	P.85 上から8行目	① ビジネスモデルキャンバス (Business Model Canvas ;MBC)	① ビジネスモデルキャンバス (Business Model Canvas ; BMC)
4	P.101 下から6行目	EFT (Electronic Fund Tranfer ; 電子資金移動)	EFT (Electronic Fund Trans fer ; 電子資金移動)
5	P.224 (4)②3行目	1文字を8ビット(1ビット)で扱う	1文字を8ビット(1 バイト)で扱う
6	P.240 上から5行目	余り(剰余) mod 例えば, 7 mod 3 は2	余り(剰余) mod 例えば, 7 mod 3 は 1
7	P.257 図表 4-15 JSON文書の6行目	”学部” : ”部” } ,	”学部” : ” 法学部 ” } ,
8	P.272 解き方のコツ 上から3行目	キャッシュメモリは、CPUと主記憶装置(メモリ)の処理速度差を緩和するために用います。容量が小さく高速なものから順に1次キャッシュ、2次キャッシュと複数実装されています。 その処理速度はCPU、1次キャッシュ、2次キャッシュ、主記憶装置(メモリ)の順に速くなります。 CPUは必要なデータを1次キャッシュ、2次キャッシュ、主記憶装置(メモリ)の順に探します。	CPUは主記憶装置(メモリ)よりも処理速度が速いので、 キャッシュメモリは、CPUと主記憶装置(メモリ)の処理速度差を緩和するために用います。容量が小さく高速なものから順に1次キャッシュ、2次キャッシュと複数実装されています。CPUは必要なデータを1次キャッシュ、2次キャッシュ、主記憶装置(メモリ)の順に探します。 ※赤字部分を追加、青字部分を削除
9	P.316 図表 7-4 の一番上	¥ ルート	/ ルート